

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-116727

(43)Date of publication of application : 17.05.1991

(51)Int.CI. H01L 21/302
H01L 21/304

(21)Application number : 01-253232

(71)Applicant : FUJITSU LTD

(22)Date of filing : 28.09.1989

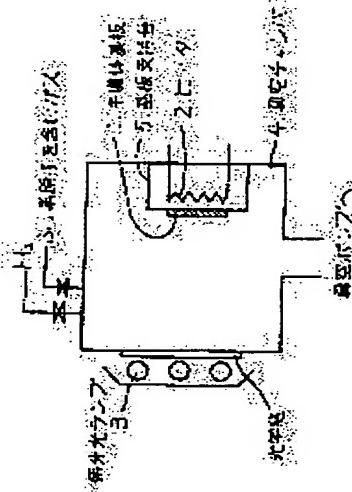
(72)Inventor : AOYAMA ATSUYUKI

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To enable the exposure of a clean semiconductor surface by complete removal of an oxide film by annealing a semiconductor substrate coated with an oxide film in a reductive gas, an inert gas, or a vacuum after its exposure to a gas containing fluorine atoms.

CONSTITUTION: A silicon substrate 1 coated with a natural oxide film which adsorbs contaminants is disposed on the equipment's susceptor 5. After the vacuum chamber 4 is drawn to vacuum, fluorine gas diluted with an inert gas is introduced and adsorbed by the substrate 1. After another drawing to vacuum, hydrogen is introduced and a 730° C and 20min annealing is made in 2.5Torr hydrogen. Then silicon is epitaxially grown on the substrate 1 to a thickness of 2200Å. When the substrate is irradiated with ultraviolet rays upon treatment with fluorine gas, the dissociation of a gas containing fluorine atoms is accelerated as well as the reaction of fluorine atoms and semiconductor atoms. And, upon annealing, irradiation with ultraviolet rays speeds up the deposition of contaminants by increasing surface oscillation and accelerating dissociation.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(1)

⑯ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A) 平3-116727

⑬ Int.CI.
H 01 L 21/302
21/304識別記号
3 4 1 N
D厅内整理番号
8122-5F
8831-5F

⑭ 公開 平成3年(1991)5月17日

審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特願平1-253232

⑰ 出願 平1(1989)9月28日

⑮ 発明者 青山 敏幸 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑯ 出願人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑰ 代理人 弁理士 井桁 貞一

明細書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) 表面に酸化膜の形成された半導体基板(1)をふっ素原子を含むガス中に曝したのち、還元性ガス中或いは不活性ガス中或いは真空中でアニールすることにより、該酸化膜を除去する工程を含むことを特徴とする半導体装置の製造方法。

(2) 表面に酸化膜の形成された半導体基板(1)に紫外線を照射しながらふっ素と水素の混合ガスを導入することにより、該酸化膜を除去する工程を含むことを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

(概要)

半導体装置の製造方法に係り、特に半導体基板表面のクリーニング方法に関し。

半導体基板表面に形成されている自然酸化膜及

び表面に付着している汚染物の除去を目的とし、表面に酸化膜の形成された半導体基板をふっ素原子を含むガス中に曝したのち、還元性ガス中或いは不活性ガス中或いは真空中でアニールすることにより、該酸化膜を除去する工程を含む半導体装置の製造方法、及び、表面に酸化膜の形成された半導体基板に紫外線を照射しながらふっ素と水素の混合ガスを導入することにより、該酸化膜を除去する工程を含む半導体装置の製造方法により構成する。

〔産業上の利用分野〕

本発明は半導体装置の製造方法に係り、特に半導体基板表面のクリーニング方法に関する。

半導体基板表面のクリーニングは、主にエピタキシャル成長に先立って行われる。さらに、コンタクト形成の前処理としても重要である。

この技術は従来、アニール前にRCA法等の湿式洗浄、またはUVオゾンクリーニング等の乾式洗浄により、汚染物の少ない酸化膜を半導体表面

特開平3-116727(2)

に形成し、その酸化膜をアニールにより除去し、清浄表面を得ようとするものである。

さらに、最近はふっ素系のガスを用いて自然酸化膜を除去する方法が研究されている。

〔従来の技術〕

従来、汚染物の少ない酸化膜を形成することのみに关心が払われていて、酸化膜形成後の再汚染物の除去には何ら対策が立てられていない。

したがって、従来は酸化膜形成後アニールするまでの間に、基板表面がハイドロカーボン等により再汚染されるといった問題があった。

そして、このような再汚染物の除去及び酸化膜の完全除去には高温アニールが必要であった。例えば、シリコン基板の場合、1200°C以上のアニールが必要であった。

ふっ素系のガスを用いて自然酸化膜を除去する方法では、シリコンのエッティング速度が酸化膜のエッティング速度に比べて3桁も大きく、酸化膜が除去された直後に下地のシリコンが大量にエッチ

ングされるといった問題があった。

〔発明が解決しようとする課題〕

本発明は、汚染物が存在する半導体表面でもアニールにより容易に汚染物を除去し、酸化膜も完全に除去して清浄な半導体表面を露出する方法を提供することを目的とする。

さらに、ふっ素系のガスを用いて表面酸化膜を完全に除去し、しかも下地の半導体はほとんど除去することなく、清浄な半導体表面を露出する方法を提供することを目的とする。

〔課題を解決するための手段〕

上記課題は、表面に酸化膜の形成された半導体基板1をふっ素原子を含むガス中に曝したのち、還元性ガス中或いは不活性ガス中或いは真空中でアニールすることにより、該酸化膜を除去する工程を含む半導体装置の製造方法、及び、表面に酸化膜の形成された半導体基板1に紫外線を照射しながらふっ素と水素の混合ガスを導入することに

より、該酸化膜を除去する工程を含む半導体装置の製造方法によって解決される。

〔作用〕

第1図(a)乃至(c)は本発明の原理Iを説明するための図であり、(a), (b), (c)は、それぞれ、シリコン基板表面にふっ素原子が吸着した状態、ふっ素原子と汚染物が吸着した状態、アニール状態を示している。

ふっ素原子Fが付着したシリコン原子のバックボンドは、電気陰性度の大きなFに電子を引き寄せられるため結合が弱まる。結合が弱まり、切れやすくなったバックボンドに再汚染物が結合する(第1図(a), (b))。

主な再汚染物である炭素(C)、酸素(O)はシリコン(Si)よりも電気陰性度が大きいため、Fの結合によりややプラスに帯電しているSiとイオン性の結合を作り、Siとの結合が強くなる。そして、アニールによって SiF_xC のようなSi化合物として除去される(第1図(c))。

第2図(a), (b)は本発明の原理IIを説明するための図であり、(a), (b)は、それぞれ、シリコン基板表面にふっ素原子と汚染物が吸着した状態、それをアニールした状態を示している。

Fが付着したSi原子の他のボンドは、電気陰性度の大きなFに電子を引き寄せられるため結合が弱まる。Siよりも電気陰性度の小さい原子からなる汚染物は、Siとの間にイオン性の結合力の出ないので結合力は弱まる(第2図(a))。

それにより、アニール時に汚染物とSiの結合が切れやすくなり、従来に比して低温のアニールでも、汚染物が除去されやすくなる(第2図(a))。

還元性ガス中或いは不活性ガス中或いは真空中でのアニールは、汚染物の除去と同時に酸化膜を除去して、清浄な半導体表面を露出させる。

このようにすれば、酸化膜を完全に除去して、しかも清浄な表面を有するシリコン基板面を現出することができる。

さらに、半導体基板に紫外線を照射しながらふっ素ガスを半導体基板に導入することは、基板表

特開平3-116727(3)

面に形成された酸化膜及び汚染物を除去する働きがあるが、ふっ素ガスは酸化膜よりもシリコンをエッチングする速度が大きいので、酸化膜が除去されてシリコン表面が露出するとそのシリコンをエッチングしてしまう。そこで、本発明ではふっ素ガスに水素ガスを混合して酸化膜に対するエッチング速度を上げ、シリコンに対するエッチング速度を下げている。

水素はふっ素と反応してふっ化水素(HF)を生成する。 HF はシリコン酸化膜をエッチングするが、シリコンをエッチングしない。また、水素は基板表面でシリコンと結合し、ふっ素によるエッチングを阻害する。それ故、水素ガスの濃度を調整することにより、表面の酸化膜を完全に除去して、しかも露出するシリコン表面はエッチング量を微細に調整することができる。

〔実施例〕

以下、本発明の実施例について説明する。

第3図は本発明を実施するための装置Ⅰを示す

模式図で、1は半導体基板、2はヒータ、3は紫外光ランプ、4は真空チャンバ、5は基板支持台を表す。

装置Ⅰは、真空チャンバ、真空系、ふっ素を含むガスと水素ガスの導入系、基板の支持と加熱機構、紫外光照射系からなる。

第4図は本発明を実施するための装置Ⅱを示す模式図で、1は半導体基板、2はヒータ、31は紫外光ランプⅠ、32は紫外光ランプⅡ、41は真空チャンバⅠ、42は真空チャンバⅡ、51、52は基板支持台を表す。

この装置Ⅱは、ふっ素を含むガスによる処理を行う真空チャンバとアニール処理を行う真空チャンバを別途に設けたものであり、半導体基板1を大気に曝さずに真空チャンバⅠから真空チャンバⅡへ運搬する運搬機構を備えている。

実施例Ⅰ

装置Ⅰ(第3図)の基板支持台5に、自然酸化膜が形成され、さらに表面に汚染物の吸着しているシリコン基板1を配置した。真空チャンバ4を

真空に引いた後、不活性ガス(Ar, He 等)で希釈したふっ素ガス(F_2)を真空チャンバ4内に導入し、ふっ素をシリコン基板1に吸着させた。

再び真空に引いた後、真空チャンバⅠ内に水素(H_2)を導入し、2.5 Torrの水素中で、730 °C、20分のアニールを行った。

その後、シリコン基板1上にシリコンを2200 Åの厚さにエピタキシャル成長した。

比較のために、従来例として、上記のシリコン基板に相当するシリコン基板を、ふっ素ガス処理を行わずに、2.5 Torrの水素中で、860 °C、20分のアニールを行い、その上にシリコンを2200 Åの厚さにエピタキシャル成長した。

第5図(a), (b)にSIMSによる両者の試料の表面分析結果を比較して示す。

本発明を適用した試料では、表面から2200 Åの深さにあるエピタキシャル層と基板の境界には炭素(C)や酸素(O)を示すSIMS強度は、バックグラウンドに埋もれて見出しができなかった(第5図(a))。

一方、従来の試料では、エピタキシャル層と基板の境界にバックグラウンド強度の10倍程度のSIMS強度を示す炭素(C)や酸素(O)が見出された(第5図(b))。

第5図(a)から本発明によれば、730 °Cでアニールで基板表面の汚染物の除去が完全に行われることが分かる。従来の方法では860 °Cでアニールでも汚染物の除去が完全に行われていない。

なお、シリコン基板をふっ素ガス処理を行うガスとして、ふっ化水素(HF)、3ふっ化塩素(ClF_3)、ゼノシフロライド(XeF_6)、3ふっ化窒素(NF_3)やこれらの混合ガスを用いることもできる。

さらに、ふっ素ガス処理を行う際、半導体基板に紫外光を照射してもよい。紫外光照射はふっ素原子を含むガスの解離を促進し、またふっ素原子と半導体原子との反応を促進する。

アニールの際も、紫外光照射は表面振動の増大と解離反応の促進により汚染物の脱離を増速するのに役立つ。

装置Ⅱ（第4図）によっても上記と同様のことを実施することができる。勿論である。

実施例Ⅱ

装置Ⅰ（第3図）の基板支持台5に、表面に厚さ1nmの自然酸化膜が形成されたシリコン基板1を配置した。真空チャンバー1を真空に引いた後、水銀ランプ3により紫外光をシリコン基板1に照射しながら、ふつ素ガス(F_2)と水素ガス(H_2)を真空チャンバー1内に導入した。ガスの全圧と760 Torrであり、水素ガスの分率は3%とした。30分間のエッティングにより自然酸化膜は完全に除去され、酸化膜や汚染物のないシリコン表面が現出した。

なお、水素ガスの分率を上げることにより、シリコン表面のエッティング速度を遅くすることができる。特に、水素ガスの分率を97%以上（ただし、100%は含まず）にすることにより、シリコン表面はほとんどエッティングせずに酸化膜を完全に除去することができる。

酸化膜の除去されたシリコン面に、シリコンエ

第5図は表面分析結果の比較である。

図において、

1は半導体基板であってシリコン基板。

2はヒータ。

3は紫外光ランプ。

31, 32は紫外光ランプⅠ, 紫外光ランプⅡ。

4は真空チャンバー。

41, 42は真空チャンバーⅠ, 真空チャンバーⅡ。

5, 51, 52は基板支持台。

を表す。

代理人弁理士井桁真一



特開平3-116727(4)

ビタキシャル層、シリコン酸化膜、シリコン窒化膜、金属膜等の膜を形成する。

〔発明の効果〕

以上説明した様に、本発明によれば、半導体基板表面に汚染物を残さず酸化膜を除去することができる。このことにより、その後のエピタキシャル成長層に汚染物の残存に基づく欠陥や界面堆積を極めて少なく抑えることができる。

また、シリコン基板面のエッティング量はnm単位で精密制御することができる。このことにより、その後のデバイス性能の均一性が向上する。

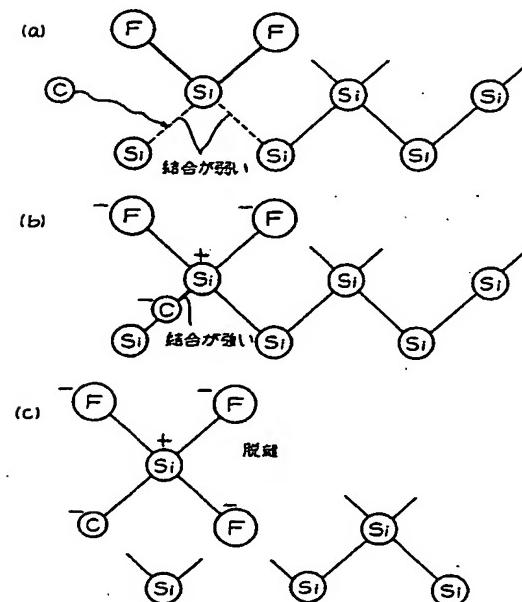
4. 図面の簡単な説明

第1図(a)乃至(c)は本発明の原理Ⅰを説明するための図。

第2図(a), (b)は本発明の原理Ⅱを説明するための図。

第3図は本発明を実施するための装置Ⅰ。

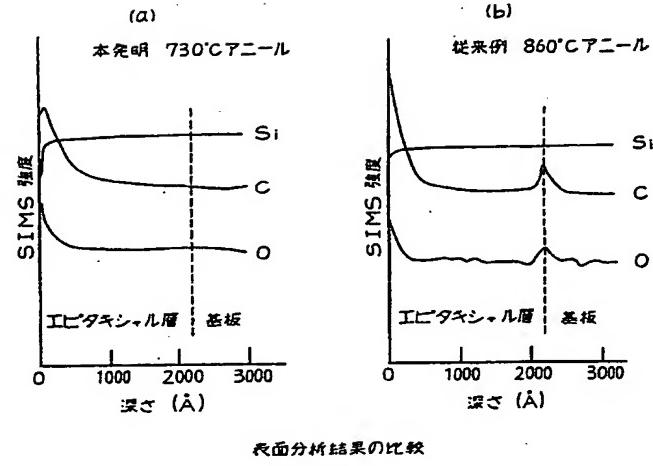
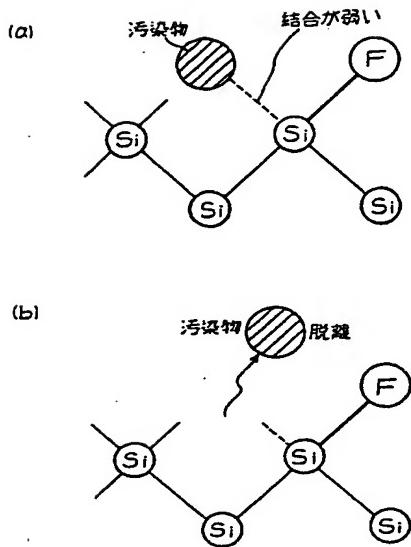
第4図は本発明を実施するための装置Ⅱ。



本発明の原理Ⅰを説明するための図

第1図

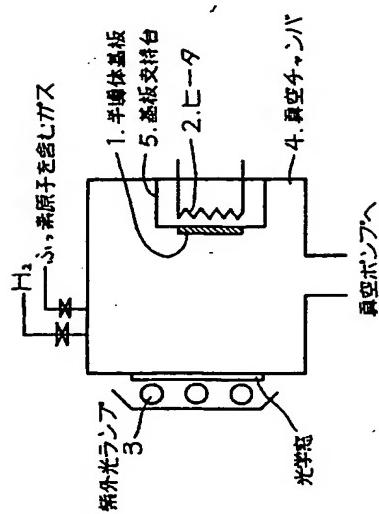
特開平3-116727(5)



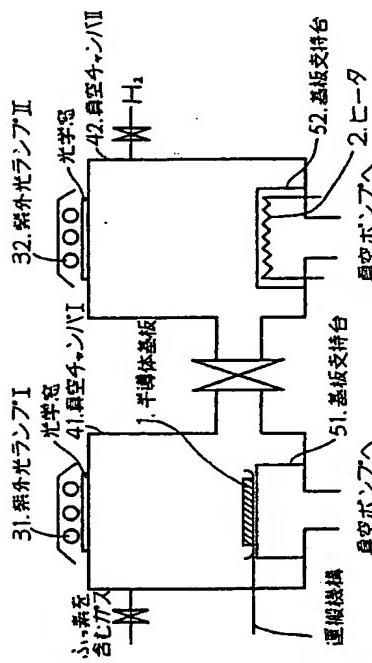
第5図

本発明の原理Ⅱを説明するための図

第2図



本発明を実施するための装置Ⅰ
第3図



本発明を実施するための装置Ⅱ
第4図